Versatile Link - Meetings #200
Francois Vasey @ CERN on 14/Sep/10

02 Oct 2010 12:36 - Sérgio Novaes

Status:	New	**Start date:**	14 Sep 2010
Priority:	Normal	**Due date:**	14 Sep 2010
Assignee:		**% Done:**	0%
Category:		**Estimated time:**	0.00 hour
Target version:		**Spent time:**	0.00 hour

Description

We highlighted three possible areas for collaboration:

1- work on backend line cards and integration of optical engines: part of work package 2.2 (with Fermilab)
2- study and develop prototype Passive Optical Networks for physics detectors (standard and WDM): a new work package 1.2
3- develop CMOS photonics chips for detector front-ends: outside the versatile link project scope.

As agreed, I attach:
- The versatile link project description (V4.1)
- The versatile link phase II addendum (V1.0) covering in more details the deliverables of the current phase II

History

#1 - 02 Oct 2010 13:33 - Sérgio Novaes

- Subject changed from Francois Vasey on 14/Sep/10 @ CERN to Francois Vasey @ CERN on 14/Sep/10

- Start date changed from 02 Oct 2010 to 14 Sep 2010

#2 - 02 Oct 2010 13:38 - Sérgio Novaes

- Due date set to 14 Sep 2010

#3 - 05 Oct 2010 16:39 - Sérgio Novaes

José Roberto Bollis Gimenez <jr@unesp.br>

Estas são as considerações que eu posso fazer sobre as áreas de colaboração mencionadas na mensagem do François Vasey:

1- work on backend line cards and integration of optical engines: part of work package 2.2 (with Fermilab)

Esta área, eu penso que é a que mais se aproxima do trabalho da Padtec. Trata-se do desenvolvimento de placas que integram interfaces óticas e circuito de processamento de sinal. O que provavelmente significa um grande desafio é a velocidade desejada e a necessidade de imunidade ao ruído (ambiente com radiação). Pelo que eu percebi, os trabalhos relatados nos papers do Versatile consistem em escolher componentes de mercado e fazer adaptações para obter o desempenho desejado.

2- study and develop prototype Passive Optical Networks for physics detectors (standard and WDM): a new work package 1.2

Trata-se de interfaces óticas passivas. Esses componentes também são conhecidos pela sigla "PON". O termo "passivo" significa que o componente não é alimentado por nenhuma fonte de energia. A técnica utiliza anteparos refletivos ou transparentes que difratam a luz, permitindo que o sinal proveniente de uma fibra ótica se divida para múltiplas direções (múltiplas fibras). No modo standard é usado um único comprimento de onda (um único laser). No modo WDM são usados vários sinais, cada qual em um comprimento de onda diferente. As dificuldades, nesse caso, estão relacionadas com a diferença nos ângulos de difração determinados pelos diferentes comprimentos de onda. Como você bem observou, esta tecnologia (PON) é utilizada atualmente em FTTH (fiber to the home). A possibilidade de derivar o sinal ótico sem ter um circuito alimentado traz uma enorme simplificação aos projetos de distribuição de sinais digitais.

3- develop CMOS photonics chips for detector front-ends: outside the versatile link project scope.

CMOS - Complementary Metal-Oxide-Semiconductor. É uma tecnologia de circuitos integrados de baixíssimo consumo e que permite integração em larga escala. Esta tecnologia permite hoje a construção de CIs com bilhões de transistores em um único chip. Existem outras tecnologias concorrentes, como a TTL e a ECL, por exemplo, mas as vantagens da CMOS são enormes. Ela utiliza transistores de efeito de campo ao invés dos tradicionais transistores PNP ou NPN. Estes transistores são produzidos em um substrato de silício com deposições de óxido e de metal, criando ilhas isolantes e condutoras, respectivamente - daí o nome que define esta tecnologia.

Ressalto que esta tecnologia é antiga, não obstante sua grande evolução. Eu ouvia falar de CMOS muito antes de fazer engenharia (anos 80). CMOS Photonics, ao contrário, é uma área de pesquisa bem inovadora. A idéia é integrar tecnologia de processamento de sinais elétricos (CMOS) e tecnologia de fotônica em um mesmo chip (ou talvez, um mesmo substrato de silício). Eu imagino que as dificuldades tecnológicas são muito grandes, especialmente com relação à fabricação dos componentes. A vantagem dessa união de tecnologias reside na aproximação entre a interface comunicação (ótica) e a unidade de processamento (circuito CMOS). Estando ambos em um mesmo chip, não apenas a distância é diminuída, como também a os ruídos espúrios.

Files

Versatile_Link_PhaseII_Addendum_V1.0.pdf	69 KB	02 Oct 2010	Sérgio Novaes
Versatile_Link_Common_Project_V4.1.pdf	322 KB	02 Oct 2010	Sérgio Novaes